

TP VHDL N°3

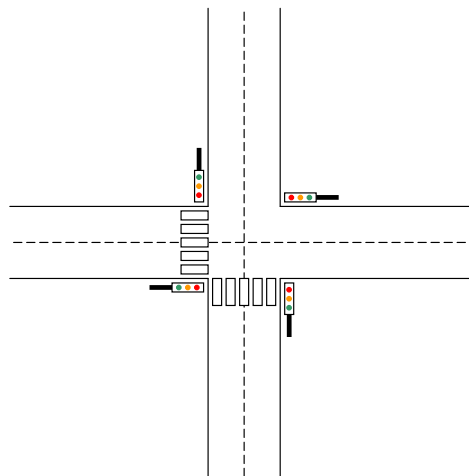
Gestion de Feux de Carrefour

L'évaluation de ce TP sera faite à partir d'un compte rendu **que vous devrez rendre à la fin de la séance**. Ce dernier doit montrer entre autres, les résultats demandés, les méthodes de résolution d'un exercice (aussi bien celles « inachevées »...), les résultats du simulateur qui ont permis de vérifier votre travail et surtout vos commentaires.

Description du Problème

Principe

L'objectif du TP est de réaliser le code VHDL de la gestion de feux de carrefour. La figure ci-dessous donne une vue de principe du système à gérer.



Les feux de la voie horizontale ont des commandes identiques (RH, YH et VH). Il en est de même pour les feux de la voie verticale (RV, YV et VV). De plus, des commandes « piétons » sont présentes sur chaque voie permettant de faire passer au rouge la voie concernée (ReqV et ReqH).

Cahier des charges

Pour des raisons de facilité, nous fixons les durées vert et orange en nombre de cycle et non pas en temps :

- durée du vert : 14 cycles d'horloge
- durée du orange : 2 cycles d'horloge

Pour réaliser cela, il faut donc implanter un compteur qui sera incrémenté à chaque cycle d'horloge. Les commandes « piétons » ne doivent pas être prises en compte immédiatement mais 3 cycles d'horloge après leur demande si et seulement si la voie concernée est encore au vert. Ceci implique donc leur mémorisation.

Questions

Réaliser ce TP par étape :

1. Représenter votre système à l'aide d'un graphe d'état (Moore ou Mealy)
2. Implanter le code VHDL correspondant
3. Simuler pour vérifier

Ces différents points devront apparaître sur votre rapport.

Programmation de la carte BASYS3

Dans le cas idéal vous implanterez votre code. Sinon essayez à minima d'implanter un code simple comme l'additionneur vue au TP1.

Configuration

Dans un premier temps vous devez sélectionner le FPGA de la carte. Dans le menu de gauche, cliquez sur « Project Settings ». Dans la fenêtre cliquer sur ... de la ligne « Project device » pour sélectionner les options suivantes :

- Product category : General Purpose
- Family : Artix-7
- Package : cpg236
- Speed grade : -1

Puis dans la liste sélectionner `xc7a35tcpg236-1`.

Dans un deuxième temps, vous devez rajouter un fichier de contraintes.

« Add Sources » puis sélectionner « Add or create constraints »

Le fichier de contrainte (Basys3_Master) de la carte BASYS3 est disponible sur le site :

<http://www.lirmm.fr/~virazel/COURS/>

Un fois le fichier importé, éditer le dans Vivado. Ce fichier de contraintes contient l'ensemble des connexions aux ressources de la carte (Switches, LEDs etc ...).

Comme indiqué dans l'entête du fichier, vous devez renommer les signaux en fonction des signaux de votre « entity ». Par exemple, si vous souhaitez connecter le signal RH (Rouge Horizontal) sur la LED 15 (LD15 à gauche sur la carte) vous devez indiquer les lignes suivantes dans le fichier de contraintes :

```
set_property PACKAGE_PIN L1 [get_ports {RH}]
set_property IOSTANDARD LVCMOS33 [get_ports {RH}]
```

Et ainsi de suite pour les autres signaux. Ainsi vous aurez assigné les entrées sorties de votre système avec les ressources de la carte.

Pour l'horloge de votre système vous devez pour l'instant l'assigner sur un des 5 boutons poussoirs de la carte.

Implantation

Lancer la synthèse en cliquant sur « Run Synthesis ».

A la fin de la synthèse une fenêtre de dialogue s'ouvre. Sélectionner « Run Implementation » puis OK.

A la fin de l'implémentation une fenêtre de dialogue s'ouvre. Sélectionner « Generate Bitstream » puis OK.

A la fin de la génération du Bitstream une fenêtre de dialogue s'ouvre. Sélectionner « Open Hardware manager » puis OK.

Cliquer sur « Auto Connect »

Sélectionner dans le menu de gauche « Programm Device » puis cliquer sur « Programm ».

Il ne reste plus qu'à essayer la carte !!!